

臺北市立內湖高工 111 學年度第一學期第 3 次定期考查電子科二年級試卷

科目	數位邏輯設計	適用班級	電子科二年級	班級		姓名		學號	
作答方式	<input type="checkbox"/> 直接作答 <input checked="" type="checkbox"/> 電腦畫卡 <input type="checkbox"/> 畫卡+手寫								

一、單選題（每題 3 分，共 102 分）：

- 【A】循序邏輯電路是由組合邏輯電路與記憶元件所組成，最基本的記憶元件是
(A)正反器 (B)基本邏輯閘 (C)多工器 (D)加法器
- 【C】如圖 1 所示電路，假設輸出端原來的狀態 $Q=0$ 、 $\bar{Q}=1$ ，當輸入端 $\bar{S}=0$ 、 $\bar{R}=1$ ，則輸出端 Q 與 \bar{Q} 的下一個狀態為何？

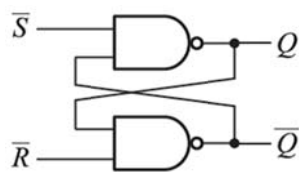


圖 1



圖 2

- (A) $Q=0$ 、 $\bar{Q}=0$ (B) $Q=0$ 、 $\bar{Q}=1$
(C) $Q=1$ 、 $\bar{Q}=0$ (D) $Q=1$ 、 $\bar{Q}=1$
3. 【B】如圖 2 所示電路，假設輸出端原來的狀態 $Q=0$ 、 $\bar{Q}=1$ ，當輸入端 $S=0$ 、 $R=0$ ，則輸出端 Q 與 \bar{Q} 的下一個狀態為何？
(A) $Q=0$ 、 $\bar{Q}=0$ (B) $Q=0$ 、 $\bar{Q}=1$
(C) $Q=1$ 、 $\bar{Q}=0$ (D) $Q=1$ 、 $\bar{Q}=1$
4. 【B】如圖 3 所示 JK 正反器，預設 (PR) 與清除 (CLR) 為高態動作，輸出端原來的狀態 $Q=0$ 、 $\bar{Q}=1$ 。若 $PR=0$ 、 $CLR=1$ ， $J=1$ 、 $K=1$ ，則經 CK 負緣觸發後，輸出端下一個狀態為何？

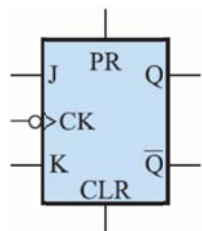


圖 3

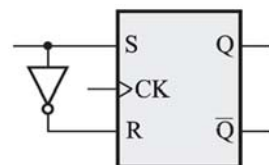


圖 4

- (A) $Q=0$ 、 $\bar{Q}=0$ (B) $Q=0$ 、 $\bar{Q}=1$
(C) $Q=1$ 、 $\bar{Q}=0$ (D) $Q=1$ 、 $\bar{Q}=1$
5. 【C】續上題，輸出端原來的狀態 $Q=0$ 、 $\bar{Q}=1$ 。若 $PR=0$ 、 $CLR=0$ ， $J=1$ 、 $K=1$ ，則經 CK 負緣觸發後，輸出端下一個狀態為何？
(A) $Q=0$ 、 $\bar{Q}=0$ (B) $Q=0$ 、 $\bar{Q}=1$
(C) $Q=1$ 、 $\bar{Q}=0$ (D) $Q=1$ 、 $\bar{Q}=1$

- 【C】如圖 4 所示，等效何種正反器？
(A) JK 正反器 (B) T 型正反器
(C) D 型正反器 (D) 反相器
- 【B】如圖 5 所示，若輸入端 $J=K=1$ 且 CK 的頻率為 8kHz，則 JK 正反器輸出端 Q 頻率為何？

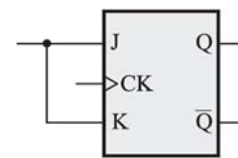


圖 5

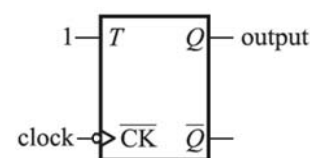


圖 6

- (A) 8kHz (B) 4kHz (C) 2kHz (D) 0Hz
8. 【D】續上題，若 JK 正反器的輸入端 $J=K=0$ ，且 CK 的頻率為 8kHz，則 JK 正反器輸出端 Q 頻率為何？
(A) 8kHz (B) 4kHz (C) 2kHz (D) 0Hz
9. 【D】如圖 6 所示 T 型正反器，在沒有傳輸延遲的情況下，輸入 clock 及輸出 output 之波形關係，下列何者正確？
(A) (B)
(C) (D)
10. 【A】RS 正反器在 CK 觸發後，使輸出的現態 $Q_n=0$ 轉變成次態 $Q_{n+1}=0$ ，則輸入 R、S 之值為何？(×表隨意項，有可能是 0 或 1)
(A) $R=\times$ ， $S=0$ (B) $R=0$ ， $S=1$
(C) $R=1$ ， $S=0$ (D) $R=0$ ， $S=\times$
11. 【B】JK 正反器在 CK 觸發後，使輸出的現態 $Q_n=0$ 轉變成次態 $Q_{n+1}=1$ ，則輸入端 J、K 之值為何？(×表隨意項，有可能是 0 或 1)
(A) $J=0$ ， $K=\times$ (B) $J=1$ ， $K=\times$
(C) $J=\times$ ， $K=1$ (D) $J=\times$ ， $K=0$
12. 【A】JK 正反器的輸出端特徵方程式 $Q_{n+1} =$
(A) $J\bar{Q}_n + KQ_n$ (B) $JQ_n + K\bar{Q}_n$
(C) $\bar{J}Q_n + KQ_n$ (D) $J\bar{Q}_n + KQ_n$

13. 【A】如圖 7 所示防彈跳電路，當開關 SW 由 a 點移到 b 點時，其輸出端 Q 的狀態為

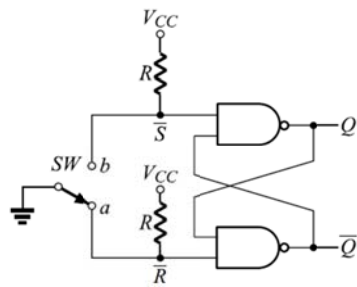


圖 7

- (A) 由 0 轉變為 1 (B) 由 1 轉變為 0 (C) 由 0 變為 1，再回到 0 (D) 由 1 變為 0，再回到 1
14. 【C】如圖 8 所示電路，若 $R = 1k\Omega$ 、 $R_p = 100k\Omega$ 、 $C = 1\mu F$ ，輸出端 Z 之脈波振盪頻率為

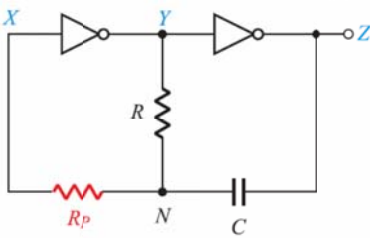


圖 8

- (A) 4.55Hz (B) 7.21Hz
(C) 0.455kHz (D) 0.721kHz
15. 【C】如圖 9 所示， V_{C1} 與 V_o 波形分別為何？

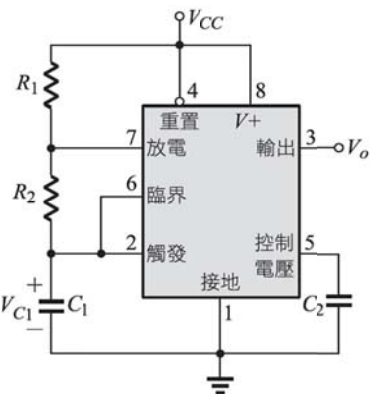


圖 9

- (A) 脈波、脈波 (B) 脈波、鋸齒波
(C) 鋸齒波、脈波 (D) 鋸齒波、鋸齒波
16. 【B】續上題， $R_1 = 40k\Omega$ 、 $R_2 = 20k\Omega$ 、 $C_1 = 1\mu F$ 、 $C_2 = 0.1\mu F$ ，則 V_o 之振盪頻率約為何？
(A) 14.4Hz (B) 18Hz (C) 144Hz (D) 180Hz
17. 【C】續上題，輸出 V_o 波形之工作週期為何？
(A) 25% (B) 50% (C) 75% (D) 80%
18. 【B】如圖 10 所示之狀態圖，所對應的狀態表應為下列何者？

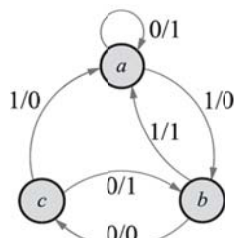


圖 10

(A)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	c	1	0
b	c	a	0	1
c	b	a	1	0

(B)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	b	1	0
b	c	a	0	1
c	b	a	1	0

(C)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	b	1	0
b	c	a	0	1
c	c	b	1	0

(D)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	b	0	1
b	c	a	0	1
c	b	a	1	0

19. 【D】設計一個 24 模的非同步計數器，至少需要由幾個正反器組成？

(A) 2 (B) 3 (C) 4 (D) 5

20. 【A】如下圖 11 所示電路，為何種計數器？

(A) 10 模上數非同步計數器 (B) 10 模下數非同步計數器 (C) 9 模上數非同步計數器 (D) 9 模下數非同步計數器

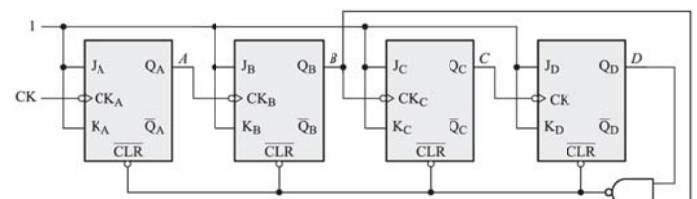


圖 11

21. 【B】續上題，若 CK 的頻率為 90kHz，則最後一級正反器 D 的輸出波形頻率為
(A) 10kHz (B) 9kHz (C) 8kHz (D) 7kHz
22. 【B】續上題，若每個正反器的傳遞延遲時間均為 20ns，NAND 閘的傳遞延遲時間為 20ns，則此計數器所能工作的最大時脈頻率為
(A) 5MHz (B) 10MHz (C) 15MHz (D) 25MHz
23. 【D】某一 4 位元的上數非同步計數器，目前的輸出端 DCBA 為 1110，經過 5 個 CK 輸入後，計數器的輸出端 DCBA 應為下列何者？
(A) 1111 (B) 1001 (C) 0010 (D) 0011
24. 【D】如圖 11 所示電路，若輸入為 $ABCD$ ，輸出為 $Q_A Q_B Q_C Q_D$ ，則其為何種型式的暫存器？

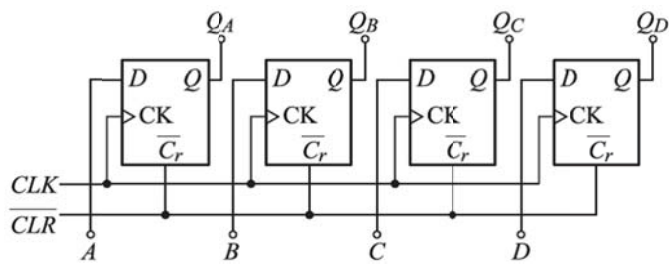


圖 11

- (A) 串列輸入串列輸出 (SISO) (B) 串列輸入並列輸出 (SIPO) (C) 並列輸入串列輸出 (PISO) (D) 並列輸入並列輸出 (PIPO)

25. 【A】同步計數器由 5 個正反器組成，若每個正反器的傳遞延遲時間是 20 ns，則此計數器的總傳遞延遲時間為何？

- (A) 20ns (B) 40ns (C) 80ns (D) 100ns

26. 【A】如圖 12 所示為何種計數器？

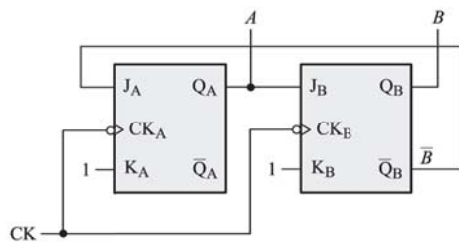


圖 12

- (A) 3 模上數同步計數器 (B) 3 模下數同步計數器 (C) 4 模上數同步計數器 (D) 4 模下數同步計數器

27. 【D】如圖 13 所示邏輯電路，若時脈信號 clock 為 24kHz 方波且初始條件 $A = 0$ 、 $B = 0$ 、 $C = 0$ ，則輸出端 A 的頻率及工作週期分別為何？

- (A) 3kHz、16.6% (B) 3kHz、50% (C) 4kHz、16.6% (D) 4kHz、50%

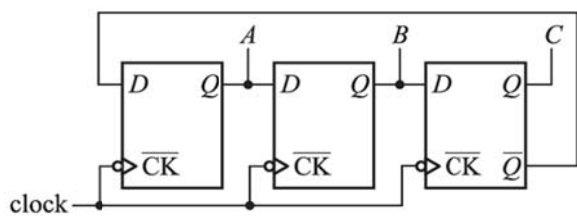


圖 13

28. 【D】如圖 14 所示電路，當時脈 CK 為 12kHz 時，其輸出端 A、B 的頻率分別為

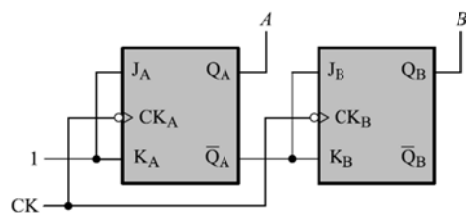


圖 14

- (A) 3kHz、3kHz (B) 4kHz、4kHz (C) 3kHz、6kHz (D) 6kHz、3kHz

29. 【D】如圖 15 所示電路為何種計數器？

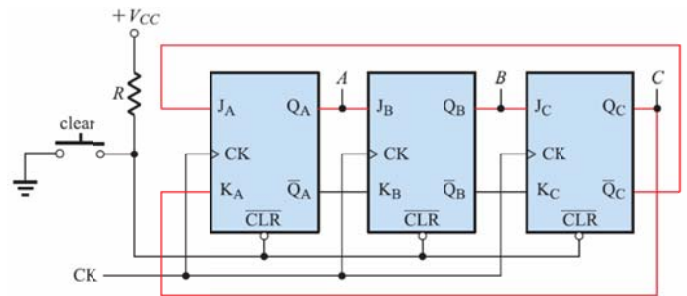


圖 15

- (A) 3 模環形同步計數器 (B) 6 模環形同步計數器 (C) 5 模強生同步計數器 (D) 6 模強生同步計數器

30. 【B】續上題，當時脈 CK 為 6kHz 時，其輸出端 C 的頻率分別為

- (A) 750Hz (B) 1kHz (C) 1.2kHz (D) 3kHz

31. 【A】續上題，輸出端 C 脈波工作週期為何？

- (A) 0.5 (B) 0.25 (C) 0.2 (D) 0.4

32. 【C】如圖 16 所示電路為何？

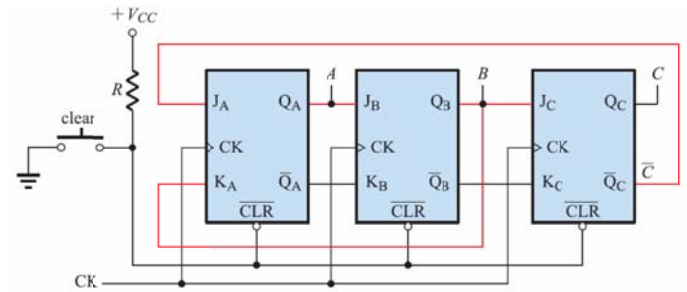


圖 16

- (A) 3 模環形同步計數器 (B) 6 模環形同步計數器 (C) 5 模強生同步計數器 (D) 6 模強生同步計數器

33. 【C】續上題，當時脈 CK 為 6kHz 時，其輸出端 C 的頻率為何？

- (A) 750Hz (B) 1kHz (C) 1.2kHz (D) 3kHz

34. 【D】續上題，輸出端 C 脈波工作週期為何？

- (A) 0.5 (B) 0.25 (C) 0.2 (D) 0.4